

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11296131 A**

(43) Date of publication of application: **29 . 10 . 99**

(51) Int. Cl.

G09G 3/20
G09G 3/30

(21) Application number: **10101505**

(22) Date of filing: **13 . 04 . 98**

(71) Applicant: **FUJI ELECTRIC CO LTD**

(72) Inventor: **ONODA TAKATOSHI**
KOBAYASHI MAKOTO

(54) **GRADATION DISPLAY METHOD FOR MATRIX
INDICATION DISPLAY AND DISPLAY DEVICE
USING THE SAME**

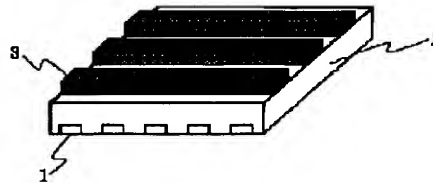
generate flickering is enabled.

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To suppress the number of divided frames and further to perform stable and practical gradation display by dividing one time of scanning line selection into plural kinds of time width of different relative ratios and providing gradations by controlling and emitting the divided term corresponding to gradation display information.

SOLUTION: While defining one electrode as a scanning line 3 and the other electrode as a data line 1, one or plural scanning lines are successively selected through a driving device, and a line sequential scanning system for inputting video information from the data line 1 corresponding to a selected pixel is used. Then, one time of scanning line selection is divided into plural kinds of time width of different relative ratios and the gradation is provided by controlling and emitting the divided term corresponding to the gradation display information. Thus, since the gradation information for each pixel is weighted and divided for one time of scanning line selection and the gradation is expressed with that combination, the number of divided frames is suppressed low and further the gradation display not to



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-296131

(43)公開日 平成11年(1999)10月29日

(51)Int.Cl.⁵

G 0 9 G 3/20
3/30

識別記号

6 4 1

F I

G 0 9 G 3/20
3/30

6 4 1 E
K

審査請求 有 請求項の数3 O L (全 7 頁)

(21)出願番号 特願平10-101505

(22)出願日 平成10年(1998)4月13日

(71)出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72)発明者 小野田 貴稔

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72)発明者 小林 誠

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

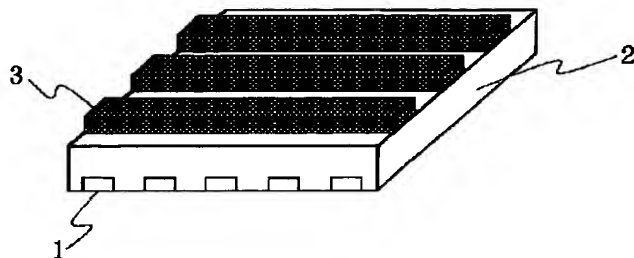
(74)代理人 弁理士 本多 一郎

(54)【発明の名称】 マトリクス表示ディスプレイの階調表示方法及びこの方法を用いた表示装置

(57)【要約】

【課題】 パルス幅変調法と同等の映像信号処理速度に抑え、かつフレーム抜き取り法と同等に簡易な回路構成の駆動素子を用いることができ、さらにサブフィールド表示法と同等のフレーム分割数に抑えられ、しかも安定で実用的な階調表示を行ない得るマトリクス表示ディスプレイの階調表示方法及びこの方法を用いた表示装置を提供する。

【解決手段】 少なくとも一方が透明で、互いに交差する第1電極及び第2電極によりマトリクス状に挟持されてなる発光表示素子へ電圧を印加することによって各電極の交点の画素を発光させるマトリクス表示ディスプレイの階調表示方法である。一方の電極を走査線、もう一方の電極をデータ線とし、これらの電極へ駆動装置を介して映像信号を入力する線順次走査方式である。1回の走査線選択時間を相対比の異なる複数の時間幅に分割し、その分割された期間を階調表示情報に応じて制御、発光させることによって階調を得る。



【特許請求の範囲】

【請求項1】 少なくとも一方が透明で、互いに交差する第1電極及び第2電極によりマトリクス状に挟持されてなる発光表示素子へ電圧を印加することによって各電極の交点の画素を発光させるマトリクス表示ディスプレイの階調表示方法であって、一方の電極を走査線、もう一方の電極をデータ線とし、駆動装置を介して1本または複数本の走査線を順次選択し、選択された画素に対応するデータ線から映像情報を入力する線順次走査方式のマトリクス表示ディスプレイの階調表示方法において、1回の走査線選択時間を相対比の異なる複数の時間幅に分割し、その分割された期間を階調表示情報に応じて制御、発光させることによって階調を得ることを特徴とするマトリクス表示ディスプレイの階調表示方法。

【請求項2】 デジタル変換された映像信号の各ビットの重みに対応して、1回の走査線選択時間内を輝度の相対比が2のべき乗となるように異なる複数の時間幅に分割し、これらの各時間幅を組み合わせて発光表示素子を駆動することにより、所望階調を表示する請求項1記載の階調表示方法。

【請求項3】 表示パネルの映像入力端子へ入力された映像信号をデジタル信号に変換するA/D変換部と、その映像信号を記憶するフレームメモリ部と、このフレームメモリ部から読み出された映像信号を請求項1記載の階調表示方法を用いたデータ信号及びそれに対応する走査信号に変換する信号変換部と、この信号変換部から送り出された上記データ信号及び走査信号に基づき所定輝度を発するのための電力を出力する駆動部と、この駆動部から出力された上記データ信号及び走査信号により駆動され所定階調の映像を表示する表示パネル部とを備えたことを特徴とする発光表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、有機エレクトロルミネッセンス（以下「有機EL」と称する）発光表示素子や無機エレクトロルミネッセンス（以下「無機EL」と称する）発光表示素子を始めとする発光表示素子へ電圧を印加することによって電極に挟持された画素を発光させるマトリクス表示ディスプレイの階調表示方法、およびこの方法を用いた発光表示装置に関し、特に、安定で実用的な階調表示を行ない得る当該階調表示方法および発光表示装置に関する。

【0002】

【従来の技術】 少なくとも一方が透明で、互いに交差する第1電極及び第2電極によりマトリクス状に挟持されてなる発光表示素子へ電圧を印加することによって各電極の交点の画素を発光させるマトリクス表示ディスプレイは、主に線順次走査によって画像表示を行なっている。これは、マトリクス状に交差する電極群のどちらか一方を走査線、もう一方をデータ線と定義し、走査線を

1本もしくは複数本ずつ選択、走査し、データ線からの信号により映像を表示させ、1画面を構成する方法である。図1に、かかるマトリクス表示ディスプレイにおいて階調表示を行なう場合の電極構造を示す。これはXYマトリクス構造を有し、発光層2を挟持するデータ線1と走査線3の数だけ、すなわちデータ線数をm、走査線数をnとする場合、m+n個の駆動素子を用意することで1画面を表示することができ、各画素ごとに直接駆動素子を保有するスタティック駆動のようにm×n個の駆動素子を必要としない。

【0003】 線順次走査においては、表示ディスプレイ上の全画素が同時に点灯することはない。しかし、人間の目は積分効果を持っているために、人間の目で判別できない程十分に速い光の点滅はその平均値として捕らえられる。このため、線順次走査の繰り返し周波数、すなわち駆動周波数が人間の目で判別できない程に高ければ、画面のちらつきは認識されず、画質が確保される。

【0004】 マトリクス状の電極構造を持つ表示ディスプレイにおいて階調表示を行なうには、入力映像信号の階調情報に基づき輝度制御を行なう必要がある。輝度制御には、印加電圧または電流を可変とし、輝度を変化させる方法や、電圧または電流の印加時間を可変とし、時間的に輝度を変化させる方法や、それらを組み合わせて輝度を変化させる方法などがある。現在表示ディスプレイに用いられている階調制御には、電圧変調法、パルス幅変調法、フレーム抜き取り法、サブフィールド表示法などが挙げられる。

【0005】 その中で電圧変調法は、画素を選択、走査する時にその印加電圧を階調に応じて変化させる方法である。パルス幅変調法は印加電圧は一定でパルス幅を可変とし、時間的に階調制御を行なう方法である。フレーム抜き取り法は印加電圧は一定でフレーム表示の有無を制御することにより、時間的に階調制御を行なう方法である。サブフィールド表示法は、1フレームを2のべき乗に応じた時間幅の各サブフィールドに分割し、このサブフィールドの組み合わせにより階調制御を行なう方法である。

【0006】

【発明が解決しようとする課題】 上記の各種階調駆動法は、映像信号処理回路や駆動素子の技術的課題において様々な問題点を抱えている。

【0007】 図11は、電圧変調法における走査タイミングを示したものである。電圧変調法は主に液晶ディスプレイに用いられ、画素を選択、走査する時にその印加電圧を階調に応じて変化させる方法である。この利点は、階調情報を電圧に変換するだけで、特別な回路や装置を付加することなく階調が行なえることである。しかし、階調の数だけ電圧源が必要となり、特に輝度電圧特性の立ち上がりが急峻な表示パネルにおいては、隣り合う階調の電圧差が非常に小さくなり、電圧源として非常

に高い精度が要求される。

【0008】図12は、パルス幅変調法における走査タイミングを示したものである。前述の電圧変調法と異なる点は、印加電圧は一定でパルス幅を可変とし、時間的に階調制御を行なう点である。これの利点は、目視時の輝度がパルス幅に比例する点である。しかし、1回の走査線選択時間における夫々の出力において表示しようとする階調が異なれば、夫々別のパルス幅で電圧あるいは電流印加を行なう必要がある。このためには、各出力ごとにパルス幅制御のための情報を蓄えるメモリが必要となり、このことは駆動素子ひいては表示パネル全体のコストアップに繋がる。

【0009】図13は、フレーム抜き取り法における走査タイミングを示したものである。フレーム抜き取り法は、1画面を構成するフレームを間欠的に抜き取ることによって目視的に輝度を変化させ、階調を発生させる方法である。これの利点は、フレームの階調信号を構成した以降の回路に何ら階調制御のための特殊な処理部を付加させる必要がないということである。しかし、階調の数だけ走査、すなわち駆動周波数を速めて階調表示を行なうので、高階調表示を行なうには非常に速い駆動周波数が必要となる。このため階調数で分割されたフレーム（これを「サブフレーム」と定義する）を選択、走査する時間が短くなり、階調処理回路や駆動素子には非常に速い処理速度が求められる。これを回避するために単位時間当たりにフレームを繰り返し走査する回数（これを「フレーム周波数」と定義する）を小さくすると、画素の明滅がフリッカとして表れ、画質を低下させる原因となる。また、フレーム周波数を高くすることは、特に容量性パネルにおいて駆動素子のスイッチング損失、すな

わち駆動回路の消費電力が増大する。

【0010】図14は、メモリ効果を有するプラズマディスプレイで用いられるサブフィールド表示法における走査タイミングを示したものである。サブフィールド表示法は、階調信号の書き込みと発光が別々に行なわれ、夫々の発光時間の比を2のべき乗に設定することで駆動周波数を低く抑えることができる。前述のパルス幅変調法やフレーム抜き取り法に対しサブフィールド表示法は、階調表示を行なう上での時間分割の方法が異なる。前者は、1つのフレームを時間的に等分割するのに対し、後者は、2のべき乗で分割し、その組み合わせによって階調表現を行なう。しかし後者は、1画面を構成するのに要する時間より、1画面の表示終了から次の画面の表示開始までの時間が短いので、お互いの階調情報が混ざり合っ

るいは暗く見えてしまう。この現象は画面上では輪郭線を引いたように表れるので、偽輪郭現象と呼ばれる。

【0011】本発明は、上記実情を考慮してなされたもので、パルス幅変調法と同等の映像信号処理速度に抑え、かつフレーム抜き取り法と同等に簡易な回路構成の駆動素子を用いることができ、さらにサブフィールド表示法と同等のフレーム分割数に抑えられ、しかも安定で実用的な階調表示を行ない得るマトリクス表示ディスプレイの階調表示方法及びこの方法を用いた表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上記課題を解決するために、本発明のマトリクス表示ディスプレイの階調表示方法は、少なくとも一方が透明で、互いに交差する第1電極及び第2電極によりマトリクス状に挟持されてなる発光表示素子へ電圧を印加することによって各電極の交点の画素を発光させるマトリクス表示ディスプレイの階調表示方法であって、一方の電極を走査線、もう一方の電極をデータ線とし、駆動装置を介して1本または複数本の走査線を順次選択し、選択された画素に対応するデータ線から映像情報を入力する線順次走査方式のマトリクス表示ディスプレイの階調表示方法において、1回の走査線選択時間を相対比の異なる複数の時間幅に分割し、その分割された期間を階調表示情報に応じて制御、発光させることによって階調を得ることを特徴とするものである。

【0013】前記階調表示方法において、デジタル変換された映像信号の各ビットの重みに対応して、1回の走査線選択時間を輝度の相対比が2のべき乗となるように異なる複数の時間幅に分割し、これらの各時間幅を組み合わせて、発光素子を駆動させることにより、所望階調を表示することができる。

【0014】また、本発明は、表示パネルの映像入力端子へ入力された映像信号をデジタル信号に変換するA/D変換部と、その映像信号を記憶するフレームメモリ部と、このフレームメモリ部から読み出された映像信号を前記階調表示方法を用いたデータ信号及びそれに対応する走査信号に変換する信号変換部と、この信号変換部から送り出された上記データ信号及び走査信号に基づき所定輝度を発するための電力を出力する駆動部と、この駆動部から出力された上記データ信号及び走査信号により駆動され所定階調の映像を表示する表示パネル部とを備えたことを特徴とする発光表示装置に関する。

【0015】

【発明の実施の形態】本発明の階調表示方法における階調表示の走査タイミングの例を図2に示す。図2における走査線1本において、走査時間を相対比の異なる複数の時間幅に分割する方法を図3に示す。選択された走査線の重み付けをすべて終了し、その後次の走査線へ移行し、すべての走査線を一通り走査し終えた時点で1フ

レームが完成する。

【0016】このように各1画素の階調情報を1回の走査線選択時間において重み付けをして分割し、その組み合わせで階調を表現すれば、駆動素子に特別な変更を加えることなく、かつフレーム周波数を低く抑え、しかもフリッカを発生しない階調表示が可能となる。また各1画素の階調情報を構成する時間は1フレームより充分短いので、サブフィールド表示法と異なり偽輪郭現象は発生しない。

【0017】本発明は、フレーム周波数と走査線を選択するデューティと階調数の2に対するべき乗の掛け算から求まる周波数（これを「階調周波数」と定義する）より、有機EL発光素子を始めとする素子の応答速度が十分に速い表示ディスプレイであれば、適用は容易である。

【0018】また、本発明を用いて階調表示を行なう時、重み付けされた夫々の階調情報を配置する時間関係は複数種考えられる。図4に示すタイミングチャートはその例である。ここで、A/D変換部でデジタル変換された映像信号の各ビットの重みに対応する時間幅の単位を「サブフレーム」と定義する。階調表示の重み付け方法1は、サブフレームを、例えば等間隔に分割し、その中での重みを変化させる場合である。この場合の利点は、階調制御信号の転送速度が低く設定できる点である。この時すべてのサブフレームを等間隔に分割する必要はない。次に、階調表示の重み付け方法2は、サブフレームを重みに応じた異なる時間幅に分割する場合である。この場合の利点は、発光時間を最大にできるので輝度を高くできる点である。どの場合も、階調制御信号の転送と駆動素子の動作タイミングを変更することで対処でき、基本的な論理は共通である。

【0019】いずれの場合にも、簡易な映像信号処理回路の構成によって、簡易な回路構成の駆動素子を用いて映像情報を低い転送速度でデータ線へ送り出し、安定で実用的に表示ディスプレイの階調駆動を行なうことができる。

【0020】本発明の発光表示装置においては、A/D変換部のA/Dコンバータで、表示パネルの映像入力端子へ入力された映像信号がデジタル信号に変換される。変換されたデジタル信号は、フレームメモリ部で記憶される。このフレームメモリ部から読み出された映像信号は、信号変換部である階調制御回路において本発明の階調表示方法を用いたデータ信号と、それに対応する走査信号に変換される。駆動部は、走査側駆動回路と、データ側駆動回路と、これらに対する駆動用電源とを具備し、信号変換部から送り出されたデータ信号および走査信号に基づき所定輝度を発するのための電力を出力する。表示パネル部は、この駆動部から出力されたデータ信号および走査信号に基づく電力により駆動され、所定階調の映像を表示する。この表示パネル部は、図1に示すよ

うに、少なくとも一方が透明で、互いに交差する第1電極及び第2電極によりマトリクス状に挟持されてなる有機または無機EL発光表示素子等の表示ディスプレイにより構成される。

【0021】

【実施例】以下、本発明を実施例に基づき説明する。

実施例1

データ線を透明電極、走査線を金属電極で構成した、画素数320×240のカラー有機EL発光素子を用いた。1画素はさらにストライプ状のRGBに別れており、データ線と平行方向に3分割されている。有機EL発光素子は単極性の導通特性を示すが、ここでは、透明電極から金属電極、つまりデータ線から走査線の方向が導通方向となっている。

【0022】入力映像信号は256階調のアナログRGBとし、2のべき乗で階調の重み付けを行なった。これにより1回の走査線選択時間は、1対2対4対8対16対32対64対128の比のパルス幅で構成される。これらの幅の異なる8つのパルスを表示、あるいは非表示にすることにより256通りの電圧印加時間を作り、階調表示を行なった。駆動周波数を60Hzに設定すると、階調周波数は115kHzとなり、周期は約9μsである。有機EL発光素子の応答速度は1μs以下と十分に速いので、良好な階調表示を行なうことができる。

【0023】図5に示す回路構成により、有機EL発光素子を駆動させた。まず、入力された映像信号はA/Dコンバータによりパラレル8ビットのデジタル信号に変換され、フレームメモリへ蓄積させる。階調制御回路では、8ビットの信号のうち階調の重みに応じた信号を1ビットのみ取り出し、データ側駆動回路へ送出する。そしてデータ側駆動回路は、発光及び非発光に応じた電圧をデータ線へ印加する。これを1回の走査線選択時間の間に8ビット分繰り返し、走査線1本の階調表示を完了する。

【0024】これに対し走査線は、同走査線の走査開始と共に走査側駆動回路の出力電圧を高電位から低電位へ切り替える。すると発光を示す階調信号に該当する画素はデータ線より走査線の方が低電位、すなわち順バイアスとなり、非発光を示す階調信号に該当する画素は走査線に対してデータ線が発光開始電圧未満となる。これらの電位関係と電流経路を、図5から1画素のみ取り出して示したものが図6である。

【0025】また、上記に示したように、発光と非発光のコントラストが充分確保されるのであれば、同様に1画素のみ取り出して示す図7のように、異なる電位の電源を用いてもよい。

【0026】この実施例では、フレーム周波数60Hz、走査線数240本より1回の走査線選択時間は図8に示すように1/60×1/240秒であり、次に同走査線が走査されるまでの時間1/60×239/240

秒より充分小さい。これによりサブフィールド表示法に見られる偽輪郭現象は発生しない。

【0027】尚、LEDディスプレイにおいては電源電圧値と出力電流値、及び発光開始電圧が異なるのみで、全く同様の構成で適応できる。

【0028】実施例2

実施例1の階調表示方法をカラー無機EL発光素子に適用した。ここでは、データ線を透明電極、走査線を金属電極で構成した、画素数 640×480 の二重絶縁層構造カラー無機EL発光素子を用いた。1画素はさらにストライプ状のRGBに別れており、データ線と平行方向に3分割されている。二重絶縁層構造無機EL発光素子は発光層を二枚の絶縁層で挟んだ構造になっており、等価的に容量性の負荷で表されメモリ効果を有する。このため夫々一つずつからなる正負パルス一組の印加を最小発光単位とした。正負パルスを一組とすることにより、メモリ効果を意識せずに画素の表示、非表示が可能となる。二重絶縁層構造無機EL発光素子は交流駆動型表示ディスプレイであり、駆動における方向性は持たないが、ここでは透明電極をデータ線、金属電極を走査線と定義する。

【0029】二重絶縁層構造無機EL発光素子は容量性負荷であるため、画素に電流が流れ等価的に表されるコンデンサに電荷が蓄積される。電荷蓄積、すなわち充電が完了するとわずかな漏れ電流を除き、発光に寄与する電流は流れなくなる。発光のメカニズムは、発光層に電流が流れることにより電子の再結合が起こり、低いエネルギー準位に遷移する時に発光する。以上のことから、二重絶縁層構造無機EL発光素子の輝度は、その容量の充電が完了するより長い時間の電圧印加において、単位時間当たりに印加される一組の正負パルスの数に比例する。例えば $SrS:Ce$ の応答速度は約 50ns と非常に速いので、二重絶縁層構造無機EL発光素子の階調法として本発明を適用しても、何ら問題は発生しない。

【0030】図9に示す回路構成により、無機EL発光素子を駆動させた。入力映像信号は階調制御回路までは実施例1と同様に処理される。無機EL発光素子の駆動が有機発光素子と異なる点は、両極性のパルスを印加する点である。正負パルス一組を最小発光単位とした場合、重み1のサブフレームではデータ側駆動回路の出力論理を1回反転させる。これに応じて走査側駆動回路の出力論理も1回反転させる。この動作を各サブフレームの重みに対応した回数だけデータ側駆動回路と走査側出力回路の出力論理を反転させる。この方法でも実施例1と同様に、階調制御が可能である。

【0031】図10は、図9を1画素のみ取り出した回路図であり、発光開始電圧が 180V の場合のデータ線と走査線の電位関係を示す。走査パルスが $+220\text{V}$ の場合はデータ線を 0V とすることで発光し、データ線を $+40\text{V}$ とすることで非発光とする。走査パルスの極性

が反転して -180V となった場合はデータ線を $+40\text{V}$ とすることで発光し、 0V とすることで非発光とする。このとき駆動素子に内蔵された極性反転回路を用いることで、実施例1の階調制御と同じ回路が適用できる。

【0032】また、フレーム周波数 60Hz 、走査線数 480 本より、1回の走査線選択時間は $1/60 \times 1/480$ 秒であり、次に同走査線が走査されるまでの時間 $1/60 \times 479/480$ 秒より充分小さい。このため、サブフィールド表示法に見られる偽輪郭現象は発生しない。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施できる。

【0033】

【発明の効果】本発明によれば、有機発光素子を始めとし、素子の応答速度が階調周波数より充分速い単純マトリクス型の表示ディスプレイの階調表示において、簡易な映像信号処理回路の構成によって、簡易な回路構成の駆動素子を用いて映像情報を低い転送速度でデータ線へ送り出し、安定で実用的に表示ディスプレイの階調駆動を行なうことができる。

【図面の簡単な説明】

【図1】マトリクス状電極構造を有する表示ディスプレイを示す斜視図である。

【図2】本発明における階調表示の走査タイミングを示す説明図である。

【図3】1走査線において走査時間を相対比の異なる複数の時間幅に分割した、本発明における階調表示の走査タイミングを示す説明図である。

【図4】本発明における走査信号とデータ信号のタイミング例を示す説明図である。

【図5】実施例1における駆動回路ブロック図である。

【図6】実施例1における走査信号とデータ信号の波形及び発光時の電流経路を示す線図である。

【図7】実施例1における走査信号とデータ信号の波形及び発光時の他の電流経路を示す線図である。

【図8】実施例1の1走査線における階調表示の走査タイミングを示す説明図である。

【図9】実施例2における駆動回路ブロック図である。

【図10】実施例2における走査信号とデータ信号の波形及び発光時の電流経路を示す線図である。

【図11】電圧階調法における階調表示の走査タイミングを示す説明図である。

【図12】パルス幅変調法における階調表示の走査タイミングを示す説明図である。

【図13】フレーム抜き取り法における階調表示の走査タイミングを示す説明図である。

【図14】サブフレーム表示法における階調表示の走査タイミングを示す説明図である。

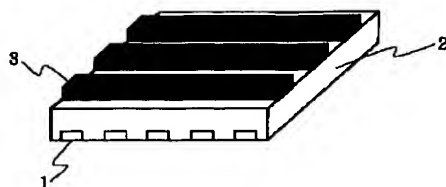
【符号の説明】

1 データ線

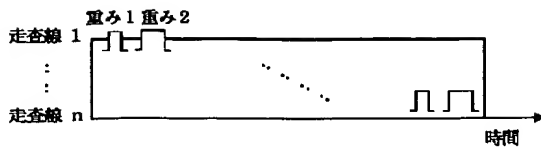
2 発光層

* * 3 走査線

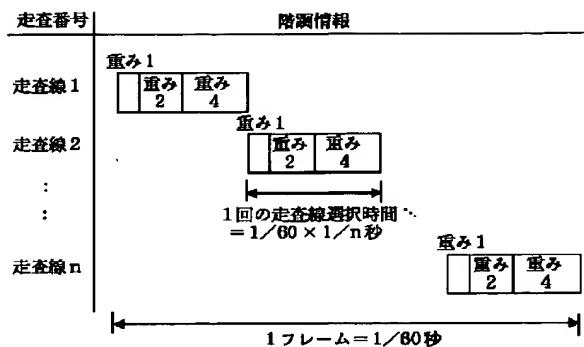
【図 1】



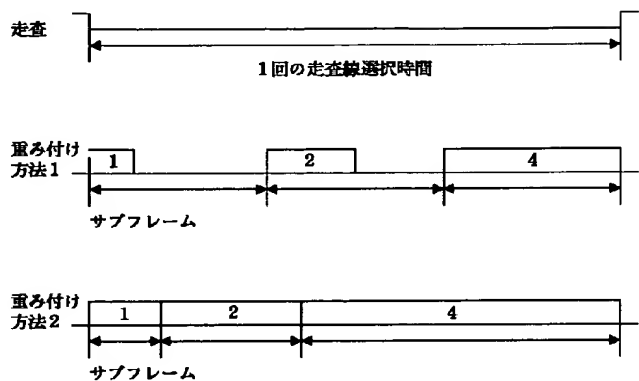
【図 2】



【図 3】

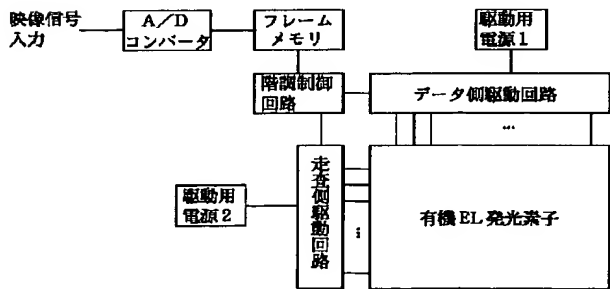


【図 4】

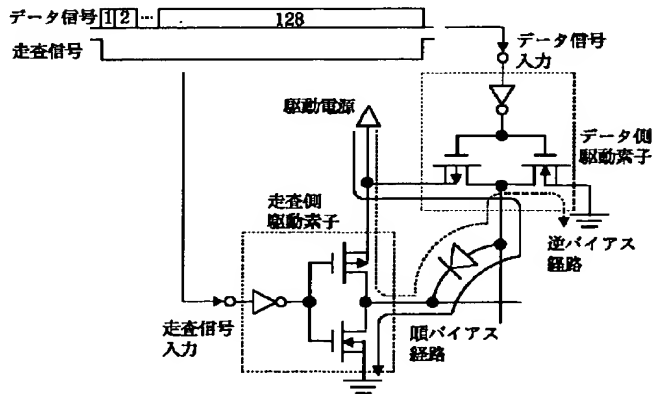


データ内の□は画素の表示、非表示を表している。
データ内の数字は重みを表している。

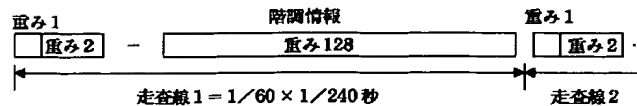
【図 5】



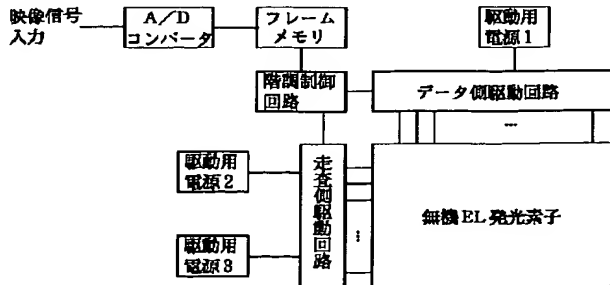
【図 6】



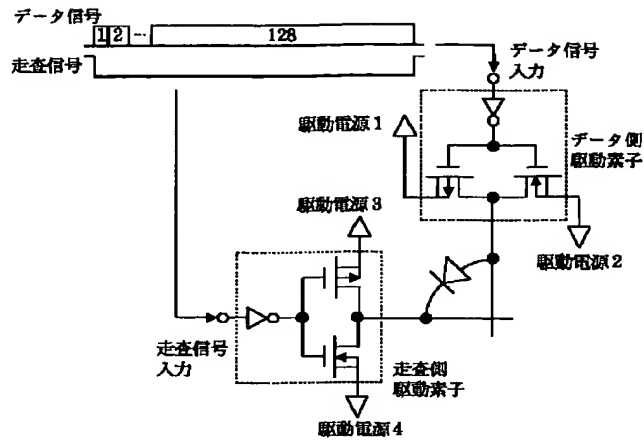
【図 8】



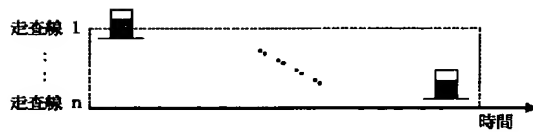
【図 9】



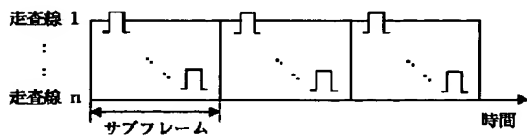
【図7】



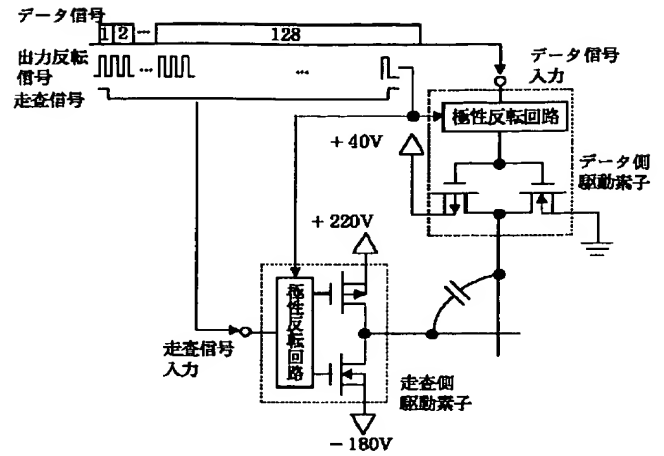
【図11】



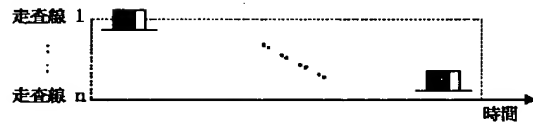
【図13】



【図10】



【図12】



【図14】

